

O sistema de Entradas/Saídas (I/O)

Interfaces e Periféricos

2001/2

António de Brito Ferrari

ferrari@det.ua.pt

Entradas/Saídas

- Periféricos: lentos
 - Teclado - no máximo 10 caracteres por segundo
 - Unidade de disco - vários milisegundos para posicionar a cabeça de leitura/escrita
- Processador - capaz de executar milhões de instruções por segundo
- Funcionamento dos periféricos assíncrono relativamente ao processador
- Necessidade de um interface que seja um adaptador entre as características do periférico e as do sistema de computação – ***I/O Adapter*** ou ***I/O Module***

I/O - modelo de programação

- Data Register - onde o processador coloca a informação de saída (escrita no periférico) e onde o periférico coloca a informação a ser lida pelo processador (leitura)
- Status Register (*read-only*) - bits que indicam o estado do periférico
- Control Register (*write-only*) - registo onde o processador escreve os comandos/modo de operação do periférico

Organização do sistema de E/S

- **Como identificar os registos de entrada/saída?**

Duas alternativas:

1. Agrupados num espaço de endereçamento próprio, distinto do espaço de endereçamento de memória - ***I/O isolado***
2. Atribuir-lhes endereços no espaço de memória - ***I/O mapeado em memória***

Organização do sistema de E/S (2)

- ***I/O isolado*** - instruções específicas para I/O
 - ***In*** - leitura ***Out*** - escrita
- ***I/O mapeado em memória*** - todas as instruções que admitem operandos em memória podem ser usadas para comunicar com os periféricos

iX86 – Entradas/Saídas

- Espaço de I/O: 64kbytes
- **IN** e **OUT** admitem 2 modos de endereçamento:
 - **Directo** – endereço de 8 bits – 256 *I/O ports* (0 a 255) endereçáveis (herança do i8080, o μ P de 8 bits)
 - **Indirecto** – endereço em DX (16 bits) – todo o espaço de I/O endereçável (64kBytes)

Instruções de I/O

- **IN AX, Periph_Addr** ; endereçamento directa, leitura de 16-bits

IN AL, Periph_Addr ; leitura de 8-bits

IN AX, [DX] ; endereçamento indirecta

- **OUT AX, Periph_Addr** ; escrita de 16-bits

OUT AL, Periph_Addr ; escrita de 8-bits

OUT AX, [DX]

Entradas/Saídas

- **Programadas** - a entrada e a saída de informação é feita sob controlo do programa, que interroga o interface do periférico (*polling*)
- **Sob interrupção** - o periférico, quando necessita de atenção, gera um pedido de *interrupção*. O processador interrompe o programa em execução para executar uma sub-rotina de serviço da interrupção que faz a transferência (entrada ou saída) de informação de/para o periférico
- **Acesso directo à memória (DMA)** - a informação é transferida directamente entre o periférico e a memória sem intervenção do processador

I/O Programado

1. Processador envia ao periférico um comando de leitura
 2. Ler *status* do periférico
 3. *Status* ready? No: goto 2
 4. Ler informação do periférico
 5. Escrever a informação lida na memória
 6. Fim? No: goto 1
- **Maior parte do tempo à espera** (ciclo 2, 3)

Comunicação paralelo

- PPI – Parallel Peripheral Interface (ou PIA – Parallel Interface Adapter)

Exemplo: 8255 PPI (Stallings, Fig.6.10)

3 ports de 8-bits: A, B, C

PA0-7: pode ser programado como um port de saída, um port de entrada ou um port bidireccional

PB0-7: pode ser programado como um port de saída ou como um port de entrada (não como bidireccional)

PC0-7: pode ser programado como um port de 8-bits, como 2 ports de 4-bits (CL, CU), ou cada linha pode ser programada independentemente

PPI - endereçamento

- 3 bits: CS, A₁, A₀
- PPI ocupa 4 endereços contíguos (I/O ou memória):

CS	A1	A0	Selecciona
0	0	0	Port A
0	0	1	Port B
0	1	0	Port C
0	1	1	Control Register

PPI – modos de operação

- Modo de operação: definido pelo conteúdo do ***Control Register***
- 4 modos:
 - Modo 0 – todos os portos de entrada ou de saída
 - Modo 1 – A e B podem ser programados como de entrada ou de saída. O port C fornece as linhas para *handshaking*
 - Modo 2 – A bidireccional, com sinais de *handshaking* fornecidos pelas linhas do port C. Port B pode operar como no modo 0 ou no modo 1
 - Modo BSR (Bit Set/Reset) – só os bits do port C são programados individualmente

PPI - utilização

- Exemplo: 8255 no IBM PC
 - Port A: input do teclado; endereço 60H
 - Port B: output port - fazer o enable/disable de vários dispositivos; endereço 61H
 - Port C: input; endereço 62H
 - Control Register: endereço 63H

Portas Paralelas

- Interface paralelo **Centronics**: unidireccional (**output**), 8-bits – ligação de impressora
 - Velocidade máxima de transferência: 150kbps
- Evolução: interface bi-direccional - standard IEEE 1284-1994: ECP/EPP – **Enhanced Parallel Port** - ligação de impressora, scanner, ...
 - Porta paralela dos PC: LPT1; até 1.5Mbps
 - Tende a ser substituído por USB (série) – “*legacy-free PC*”

Comunicação Série

- **USART** – Universal Synchronous/Asynchronous Receiver/Transmitter
 - ❖ ligação de uma linha de transmissão série ao sistema
- **Recepção**: converte a informação série recebida da linha em informação paralelo (byte) para ser lida pelo processador
- **Transmissão**: recebe do processador um byte de informação que transmite em série (bit a bit)

Comunicação Assíncrona

- Assíncrona: relógios do transmissor e do receptor independentes, não sincronizados (embora com a mesma frequência de referencia)
- Transmissão caracter a caracter.
- Forma da trama:
 - *Start bit* – para sincronização do relógio do receptor
 - Caracter (bits de informação) – 5, 6 ou 7 bits + bit de paridade (opcional, para detecção de erros de transmissão)
 - *Stop bits* – 1, 1,5 ou 2 bits – espaçador entre caracteres

8251A USART

- **USART** – Universal Synchronous/Asynchronous Receiver-Transmitter
- Ligação ao processador (sistema):
 - Data: D0-D7
 - Address:
 - **~CS** – Chip Select – descodificado das linhas An-A1 do bus de endereços
 - **C/~D** – Command/Data – ligado à linha A0 do bus de endereços – registos de Controle/Status e de Dados em endereços contíguos
 - Control: **~RD** (read), **~WR** (write)

8251 – Modelo de programação

- 2 tipos de bytes de controle (instruções):
 - **Modo** – imediatamente a seguir a Reset. Define regime de funcionamento (Síncrono/Assíncrono, no. de bits por caracter, paridade, baud rate, no. de stop bits...). Em modo assíncrono:

ST1	ST0	P1	P0	L1	L0	B1	B0
-----	-----	----	----	----	----	----	----

- **Comando** – Transmit Enable/Disable, Receive Enable/Disable, Internal Reset, ...

EH	SRES	RTS	ECL	SBRK	RxEN	DTR	TxEN
----	------	-----	-----	------	------	-----	------

8251 – Modelo de programação

- **Status Register:**

- DSR, TxEMP, RxRDY – valor dos pins com a mesma designação
- FE = 1 (framing error) quando espaçamento entre caracteres menor que 1 stop bit
- PE – erro de paridade
- OVE – OVerrun Error – byte recebido e não lido pelo CPU foi perdido (novo byte armazenado no data buffer)

DSR	SYNC/ BRK	FE	OVE	PE	TxEMP	RxRDY	TxRDY
-----	--------------	----	-----	----	-------	-------	-------

8251 - Comunicação com CPU

~CS	C/~D	~RD	~WR	
1	X	X	X	8251 não seleccionado – Data bus tri-state
0	X	1	1	Data bus tri-state
0	1	0	1	Status Read (CPU lê status)
0	1	1	0	CPU escreve palavra de controle
0	0	0	1	Read Data
0	0	1	0	Write Data

8251 - Comunicação com CPU

- Receive Data Buffer – quando o receptor termina a conversão de um caracter recebido na entrada **RxDATA** e colocado no **Receive Buffer**, para formato paralelo, armazena-o no **Receive Data Buffer**, onde o CPU o pode ler. O 8251 coloca a 1 a saída **RxRDY** para assinalar ao CPU que há um novo caracter para ser lido
- Transmit Data Buffer – armazena o caracter a transmitir enviado pelo CPU que o 8251 converte em formato série (acrescentando os bits de *start*, *paridade* e *stop*) e envia através da sua saída **TxDATA**. Quando o caracter foi transmitido o 8251 coloca a 1 o bit **TxRDY** do Status Register

8251 no kit 80188

- Descodificação de endereços de I/O feita internamente pelo i80188 (saídas PCS0 ... PCS6 seleccionam periféricos)
 - No kit: **PCS0** ligado ao chip select do 8251
A0 ligado à entrada C/~D do 8251

RS-232C

- Interface standard para comunicação série
 - Portas série (COM1: e COM2: nos PCs)
 - Usado para ligar Rato, **Modem**, ...
 - Velocidades típicas: 9600, 14400, 28800, **56000 bps**
 - Tende a ser substituído por USB

RS-232C - Sinais

- **RD** – Receive Data
- **TD** – Transmit Data
- **RTS** – Ready To Send – assinala que o DTE tem novo caracter a transmitir
- **CTS** – Clear To Send – DCE pronto a receber novo caracter
- **DTR** – Data Terminal Ready - assinala que o DCE tem novo caracter a transmitir (semelhante a RTS, mas activado por DCE)
- **DSR** – Data Set Ready - DTE pronto a receber novo caracter (semelhante a CTS, mas activado por DTE)

RS-232C – *handshaking*

- **Handshake por hardware** utilizando os sinais RTS, CTS, DTR e DSR
- **Handshake por software** – X-ON (^S – ASCII 11) e X-OFF (^Q – ASCII 13) assinalam que o receptor está pronto a receber (X-ON) e não pode receber mais informação (X-OFF – tipicamente buffer de recepção cheio) – dispensa a ligação de (RTS, CTS, DTR e DSR)
- **Sem Handshake** – ligação por 3 fios: TD -> RD, RD -> TD, e GND
- DS 229 – Tripple RS-232 Transmitter/Receiver – implementa 3 portas RS-232 sem linhas de *handshake*

RS-232C – nível físico

- Lógica “negativa”:
 - Nível lógico 1: -3 V a -25 V (Typ. -12 V)
 - Nível lógico 0: 3 V a 25 V (Typ. 12 V)
- Linha a -12 V quando não há informação na linha
- Quando a linha está a 0 V do lado do receptor isso é interpretado como um corte ou um curto-circuito

Modem (MOdulator/DEModulator)

- Liga porta série a uma linha telefónica
- Funcionalidade:
 - Auto-dial – chamada automática de um outro modem
 - Auto-answer – resposta automática a chamadas e estabelecimento de ligação com outro modem
 - Terminar a ligação quando a transferência está completa ou se ocorreu erro
 - Negociação automática da velocidade de transmissão com o outro modem
 - Converter bits numa forma adequada para transmissão (modulador)
 - Converter sinais recebidos em bits (desmodulador)
 - Transferir os dados de modo fiável usando o tipo correcto de *handshake*

Modem – tipos de modulação

- FSK – Frequency-Shift Keying
- PSK - Phase-Shift Keying
- QAM – Quadrature Amplitude Modulation

(recordar Fundamentos de Telecomunicações ...)